

DAFTAR ISI

HALAMAN JUDUL	i
HALAMAN PERNYATAAN ORISINALITAS.....	ii
HALAMAN PENGESAHAN	iii
KATA PENGANTAR.....	iv
HALAMAN PERNYATAAN PERSETUJUAN MENYERAHKAN HAK MILIK ATAS TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS	vi
ABSTRAK	vii
<i>ABSTRACT</i>	viii
DAFTAR ISI.....	ix
DAFTAR GAMBAR.....	xii
DAFTAR TABEL.....	xvi
BAB I.....	I-1
1.1 Latar Belakang.....	I-1
1.2 Rumusan Masalah.....	I-6
1.3 Tujuan Penelitian.....	I-6
1.4 Manfaat Penelitian.....	I-6
1.5 Batasan Penelitian.....	I-7
1.6 Sistematika Laporan	I-7
BAB II	II-1
2.1 Harmonisa.....	II-1
2.1.1 Distorsi Harmonisa	II-3
2.1.2 Standar Harmonisa.....	II-4
2.2 Filter Aktif	II-5
2.2.1 Filter Aktif <i>Shunt</i>	II-7
2.2.2 Filter Aktif Seri	II-8
2.3 Sistem Sumber tiga fasa empat kawat	II-9
2.4 Konverter yang terhubung jaringan berfungsi sebagai filter Daya.....	II-10
2.5 Perhitungan Arus Referensi	II-18
2.5.1 Transformasi Park.....	II-19
2.5.2 Transformasi Clarke	II-21
2.6 <i>Model Predictive Control</i> (MPC).....	II-21
2.6.1 Model Waktu Diskrit	II-22

2.6.2	<i>Cost Function</i>	II-23
2.7	Beban	II-24
2.7.1	Beban Linier	II-25
2.7.2	Beban Non Linier.....	II-29
2.8	Daya Listrik	II-30
2.8.1	Daya Aktif (P).....	II-30
2.8.2	Daya Reaktif (Q).....	II-31
2.8.3	Daya Semu (S)	II-31
2.9	<i>Field Programmable Gate Array (FPGA)</i>	II-32
2.9.1	FPGA Zedboard.....	II-33
2.10	MATLAB dan Simulink	II-34
2.10.1	MATLAB.....	II-34
2.10.2	Simulink.....	II-36
2.11	<i>Fixed-Point</i>	II-38
2.12	<i>Hardware-in-the-Loop</i>	II-39
2.13	Penelitian Terkait.....	II-40
BAB III		III-1
3.1	Tahapan Penelitian.....	III-1
3.2	Blok Diagram Sistem.....	III-3
3.3	Algoritma MPC pada Filter Aktif.....	III-5
3.4	Blok Diagram Filter Aktif dengan kendali MPC.....	III-7
3.5	Pengujian Model	III-8
3.6	Simulasi <i>Hardware in the loop</i>	III-8
3.7	Peralatan Perancangan	III-10
BAB IV		IV-1
4.1	Perancangan dan pemodelan sistem filter aktif	IV-1
4.1.1	Perancangan dan pemodelan sistem filter aktif menggunakan aplikasi <i>Simulink</i>	IV-1
4.1.2	Rangkaian Sistem Tiga Fasa empat kaki	IV-3
4.1.3	Rangkaian Model Beban.....	IV-4
4.1.4	Rangkaian Perhitungan Arus Referensi	IV-6
4.1.5	Rangkaian Pengendali MPC	IV-8
4.1.6	Program Kendali MPC.....	IV-9
4.2	<i>Hardware in the Loop</i>	IV-18

4.2.1	Konfigurasi Target dan Lingkungan Hardware	IV-18
4.2.2	Proses Generasi Kode dan Kompilasi.....	IV-21
4.2.3	Konversi Model Simulink menjadi Model Hardware In The Loop IV-42	
4.2.4	Mengupload bitfile ke FPGA dan Menjalankan model FIL	IV-44
4.3	Pengujian	IV-50
4.3.1	Parameter Pengujian	IV-50
4.3.2	Pengujian <i>Hardware in the Loop</i>	IV-53
4.4	Analisa	IV-71
4.4.1	Analisa Hasil Pengujian <i>Hardware in the Loop</i>	IV-71
BAB V		V-1
5.1	Kesimpulan.....	V-1
5.2	Saran	V-2
LAMPIRAN 1.....		L1-1
LAMPIRAN 2.....		L2-1