

ABSTRAK

Penurunan kualitas daya akibat harmonisa dari beban non-linier menjadi masalah signifikan pada sistem tenaga listrik. Penelitian ini bertujuan untuk merancang dan mengevaluasi kinerja pengendali *Model Predictive Control* (MPC) untuk filter daya aktif tiga fasa empat kawat. Pengendali ini diimplementasikan pada *Field Programmable Gate Array* (FPGA) dan diuji menggunakan metodologi simulasi *Hardware-in-the-Loop* (HIL). Dalam konfigurasi HIL, model sistem kelistrikan disimulasikan pada MATLAB/Simulink, sedangkan algoritma kendali MPC dieksekusi secara *real-time* pada papan FPGA Zedboard. Hasil pengujian menunjukkan kegagalan implementasi kendali MPC pada FPGA. Bukannya mengurangi harmonisa, nilai *Total Harmonic Distortion* (THD) arus sumber justru tetap sangat tinggi, berkisar antara 39% hingga 61%, jauh di atas standar IEEE 519-2022 ($<5\%$). Selain itu, faktor daya yang dihasilkan bernilai negatif di semua skenario, yang mengindikasikan kegagalan total sistem kompensasi. Dengan demikian, disimpulkan bahwa rancangan kendali MPC yang diuji terbukti tidak efektif untuk meningkatkan kualitas daya.

Kata Kunci : Filter Aktif, *Field Programmable Gate Array*, Harmonisa, Kualitas Daya, MPC