

DAFTAR ISI

HALAMAN JUDUL.....	i
HALAMAN PERNYATAAN ORISINALITAS.....	ii
HALAMAN PENGESAHAN.....	iii
KATA PENGANTAR	iv
HALAMAN PERNYATAAN PERSETUJUAN MENYERAHKAN HAK MILIK ATAS TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS	vi
ABSTRAK	vii
ABSTRACT.....	viii
DAFTAR ISI.....	ix
DAFTAR GAMBAR	xiii
DAFTAR TABEL.....	xvii
BAB I PENDAHULUAN	I-1
1.1 Latar Belakang	I-1
1.2 Perumusan Masalah.....	I-3
1.3 Tujuan Penelitian.....	I-3
1.4 Manfaat Penelitian.....	I-3
1.5 Batasan Penelitian	I-4
1.6 Sistematika Laporan	I-4
BAB II LANDASAN TEORI	II-1
2.1 Harmonisa	II-1

2.1.1	Faktor Harmonisa.....	II-6
2.1.2	Persamaan untuk Indeks Harmonisa Umum	II-6
2.1.3	Faktor Daya, Faktor Distorsi dan Faktor Daya Total.....	II-8
2.2	<i>Synchronous Reference Frame Phase-Locked Loop (SRF-PLL)</i>	II-11
2.2.1	Struktur dari SRF-PLL.....	II-11
2.2.2	Model Dan Desain Linear	II-12
2.2.3	Representasi Alternatif SRF-PLL	II-14
2.2.4	Operasi SRF-PLL pada <i>Stationary Frame</i>	II-14
2.2.5	Dampak Ketidakseimbangan, DC dan Harmonisa di SRF-PLL.	II-15
2.3	<i>Fast Fourier Transform (FFT)</i>	II-17
2.3.1	Deret Fourier	II-17
2.3.2	Sifat Simetris dari Bentuk Gelombang	II-20
2.3.3	Fungsi <i>Sinc</i>	II-20
2.3.4	<i>Discrete Fourier Transform (DFT)</i>	II-22
2.3.5	<i>Decimation In Time (DIT)</i>	II-25
2.3.6	<i>Decimation In Frequency (DIF)</i>	II-26
2.4	MyRio.....	II-30
2.5	<i>Hardware In Loop (HIL)</i>	II-32
2.6	Penelitian Terkait	II-32
BAB III METODE PENELITIAN.....		III-1
3.1	Alur Penelitian.....	III-1

3.2	Perancangan Sistem.....	III-3
3.2.1	Blok Diagram	III-3
3.2.2	Flowchart Sistem.....	III-5
3.2.3	Pengujian Unit.....	III-5
3.2.4	Pengujian Sistem.....	III-12
3.3	Lokasi Penelitian	III-16
BAB IV HASIL DAN PEMBAHASAN		IV-1
4.1	Perancangan Sistem.....	IV-1
4.1.1	Flowchart Sistem.....	IV-1
4.1.2	Wiring Diagram	IV-2
4.1.3	Komponen Yang Dibutuhkan	IV-3
4.2	Pembuatan Sistem	IV-4
4.2.1	<i>Hardware</i>	IV-4
4.2.2	<i>Software</i>	IV-5
4.3	Pengujian Per Unit.....	IV-24
4.3.1	Pengujian myRIO.....	IV-24
4.3.2	Pengujian <i>Analog Input</i> myRIO.....	IV-26
4.3.3	Pengujian <i>Analog Output</i> myRIO	IV-28
4.3.4	Pengujian myRio Membaca Amplitudo Arus / Tegangan AC...IV-30	
4.3.5	Pengujian myRio Membaca Frekuensi Arus / Tegangan ACIV-34	
4.4	Pengujian Sistem	IV-38

4.4.1	Pengujian Sistem Membaca Sinyal Harmonisa	IV-38
4.4.2	Pengujian Sistem Mengekstrak Harmonisa Orde Triplen.....	IV-54
4.4.3	Pengujian Sistem Mengekstrak Harmonisa Orde Non-triplen...	IV-56
4.5	Analisis Sistem	IV-58
4.5.1	Sistem Membaca Sinyal Harmonisa	IV-58
4.5.2	Sistem Mengekstrak Harmonisa Orde Triplen.....	IV-59
4.5.3	Sistem Mengekstrak Harmonisa Orde Non-triplen.....	IV-59
4.5.4	Analisa Keseluruhan Sistem	IV-59
BAB V KESIMPULAN DAN SARAN.....		V-1
5.1	Kesimpulan.....	V-1
5.2	Saran	V-3
DAFTAR PUSTAKA		I

DAFTAR GAMBAR

Gambar 2.1 Bentuk Gelombang Terdistorsi Harmonisa.....	II-3
Gambar 2.2 SRF-PLL Tiga Fasa.....	II-11
Gambar 2.3 SRF-PLL tiga fase dengan normalisasi magnitudo.....	II-12
Gambar 2.4 Representasi Alternatif SRF-PLL.	II-14
Gambar 2.5 Struktur Standar PLL	II-14
Gambar 2.6 SRF-PLL Tigas Fasa	II-15
Gambar 2.7 Fungsi Rectangular.....	II-21
Gambar 2.8 Fungsi Sinc	II-21
Gambar 2.9 Koefisien Fourier dari transformasi Fourier diskrit dilihat sebagai perkiraan rusak transformasi Fourier kontinyu.	II-24
Gambar 2.10 Diagram Alur untuk delapan point DIT FFT.	II-28
Gambar 2.11 Diagram Alur untuk delapan point DIT FFT.	II-29
Gambar 2.12 Hardware NI myRio-1900.....	II-30
Gambar 2.13 Diagram Blok Hardware NI myRio-1900.....	II-31
Gambar 2.14 Diagram Blok Hardware In Loop.....	II-32
Gambar 3.1 Flowchart Penelitian.....	III-1
Gambar 3.2 Blok Diagram Sistem.	III-3
Gambar 3.3 Flowchart Pengujian NI myRio.....	III-6
Gambar 3.4 Pengujian myRio Menerima Input Analog.	III-7
Gambar 3.5 Pengujian MyRio Menghasilkan Output Analog	III-8
Gambar 3.6 Flowchart Pengujian Sistem Membaca Amplitudo Arus / Tegangan AC.	III-9
Gambar 3.7 Flowchart Pengujian Sistem Membaca Frekuensi	III-11

Gambar 3.8 Flowchart Pengujian Sistem Membaca Sinyal Harmonisa	III-13
Gambar 3.9 Flowchart Pengujian Sistem Mengekstrak Harmonisa Orde Triplen	III-14
Gambar 3.10 Flowchart Pengujian Sistem Mengekstrak Harmonisa Orde Non- triplen	III-16
Gambar 4.1 Flowchart Sistem.....	IV-1
Gambar 4.2 Wiring Diagram Sistem.....	IV-2
Gambar 4.3 Realisasi Sistem.....	IV-4
Gambar 4.4 Tampilan HMI Ekstraksi Harmonisa	IV-6
Gambar 4.5 Program Desktop Keseluruhan.....	IV-7
Gambar 4.6 Inisialisasi Program HMI	IV-8
Gambar 4.7 Input Sampling Rate Dengan Nilai Nol	IV-8
Gambar 4.8 Input Parameter PI Dengan Nilai Nol	IV-8
Gambar 4.9 Antarmuka Bagian Measurement.....	IV-9
Gambar 4.10 Blok Program Bagian Measurement	IV-9
Gambar 4.11 Tipe Sensor (a) Arus (b) Tegangan	IV-11
Gambar 4.12 Blok Diagram Sensor Type Event Handler	IV-11
Gambar 4.13 Tampilan Popup FFT Details	IV-12
Gambar 4.14 Blok Diagram FFT Details.....	IV-13
Gambar 4.15 Program Keseluruhan Processor myRio	IV-14
Gambar 4.16 Blok Diagram DMA FIFO	IV-14
Gambar 4.17 Inisialisasi DMA FIFO.....	IV-15
Gambar 4.18 Inisialisasi Awal Parameter FPGA.....	IV-15
Gambar 4.19 Inisialisasi Awal Variabel	IV-16

Gambar 4.20 Blok Program While Loop	IV-17
Gambar 4.21 Mengatur Parameter Pada FPGA	IV-17
Gambar 4.22 Mengambil Data Dari FPGA.....	IV-18
Gambar 4.23 Bagian Program Negasi.....	IV-19
Gambar 4.24 Blok Program FFT	IV-19
Gambar 4.25 Program FPGA myRio	IV-20
Gambar 4.26 Mengatur Periode Loop FPGA	IV-20
Gambar 4.27 Pembacaan Nilai Analog.....	IV-21
Gambar 4.28 Transformasi ABC ke DQ.....	IV-21
Gambar 4.29 Blok Program PLL	IV-22
Gambar 4.30 Blok Program Filter.....	IV-22
Gambar 4.31 Transformasi DQ ke ABC.....	IV-23
Gambar 4.32 Mengirim Data Dari FPGA	IV-23
Gambar 4.33 Block Diagram Program LED myRIO.....	IV-24
Gambar 4.34 Tampilan Program (a) Mematikan LED (b) Menyalakan LED .	IV-24
Gambar 4.35 myRIO dengan 4 buah LED (a) Mati (b) Nyala.....	IV-25
Gambar 4.36 Block Diagram Program Pengujian Analog Input.	IV-26
Gambar 4.37 Tampilan Program Pengujian Analog Input.....	IV-27
Gambar 4.38 Proses Pengujian Analog Input.	IV-27
Gambar 4.39 Block Diagram Program Pengujian Analog Output.....	IV-28
Gambar 4.40 Tampilan Program Pengujian Analog Output.	IV-29
Gambar 4.41 Proses Pengukuran Tegangan Analog Output myRIO.....	IV-29
Gambar 4.42 Ilustrasi Pengujian myRio Membaca Amplitudo Sinyal Sinusoidal	IV-30

Gambar 4.43 Pengujian Sistem Membaca Amplitudo AC	IV-33
Gambar 4.44 Program Ekstraksi Harmonisa Dalam Membaca Amplitudo Sinyal Dengan FFT.	IV-33
Gambar 4.45 Ilustrasi Pengujian myRio Membaca Frekuensi Arus / Tegangan AC.	IV-34
Gambar 4.46 Bagian Program Ekstraksi Harmonisa Untuk Membaca Frequency Sinyal.	IV-35
Gambar 4.47 Grafik Hasil Pengujian Sistem Membaca Frekuensi Sinyal Sinusoidal Berdasarkan Orde Ganjil.....	IV-36
Gambar 4.48 Hasil Pengujian Sistem Membaca Frekuensi Sinyal Sinusoidal Berdasarkan Nilai Frekuensi yang Dapat Terbaca.....	IV-37
Gambar 4.49 Ilustrasi Pengujian Sistem membaca Sinyal Harmonisa.....	IV-38
Gambar 4.50 Program Bagian Sistem Membaca Sinyal Harmonisa	IV-38
Gambar 4.51 Ilustrasi Pengujian Sistem Mengekstrak Harmonisa Orde Triplen	IV-54
Gambar 4.52 Ilustrasi Pengujian Sistem Mengekstrak Harmonisa Orde Non-triplen	IV-56
Gambar 4.53 Grafik Pembacaan Sensor Berdasarkan Spesifikasinya.....	IV-60
Gambar 4.54 Blok Program Simulink Pembuktian Hasil Ekstraksi	IV-61
Gambar 4.55 Gelombang Hasil Ekstraksi Harmonisa	IV-62
Gambar 4.56 Gelombang Harmonisa Murni Oleh Simulink	IV-62

DAFTAR TABEL

Tabel 2. 1 Kandungan Harmonisa Pada Gambar 2.1	II-3
Tabel 2.2 Orde Harmonisa dan Rotasi	II-5
Tabel 2.3 Jurnal Terkait Penelitian	II-33
Tabel 4.1 Komponen yang Dibutuhkan	IV-3
Tabel 4.2 Hasil Pengujian myRIO dalam menjalankan program menyalakan dan mematikan LED	IV-25
Tabel 4.3 Hasil Pengujian Analog Input myRIO.....	IV-27
Tabel 4.4 Hasil Pengujian Tiga Analog Output myRIO	IV-29
Tabel 4.5 Pengujian Sistem Membaca Amplitudo Arus AC	IV-32
Tabel 4.6 Pengujian Sistem Membaca Frekuensi Sinyal Sinusoidal Berdasarkan Orde Ganjil.....	IV-35
Tabel 4.7 Pengujian Sistem Membaca Frekuensi Sinyal Sinusoidal Berdasarkan Nilai Frekuensi yang Dapat Terbaca.....	IV-36
Tabel 4.8 Hasil Pengujian Sistem Dalam Membaca Sinyal Harmonisa Dengan Amplitudo 100%	IV-40
Tabel 4.9 Hasil Pengujian Sistem Dalam Membaca Sinyal Harmonisa Dengan Amplitudo 75%	IV-43
Tabel 4.10 Hasil Pengujian Sistem Dalam Membaca Sinyal Harmonisa Dengan Amplitudo 50%	IV-46
Tabel 4.11 Hasil Pengujian Sistem Dalam Membaca Sinyal Harmonisa Dengan Amplitudo 25%	IV-49
Tabel 4.12 Hasil Pengujian Sistem Dalam Membaca Sinyal Harmonisa Dengan Amplitudo 5%	IV-51

Tabel 4.13 Hasil Pengujian Sistem Mengekstrak Harmonisa Orde TriplenIV-55

Tabel 4.14 Hasil Pengujian Sistem Mengekstrak Harmonisa Orde Non-triplen.....
.....IV-57